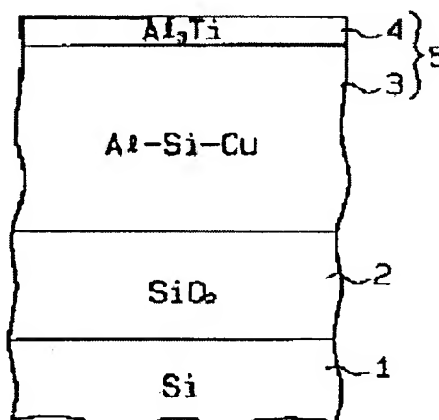


SEMICONDUCTOR DEVICE AND FABRICATION THEREOF**Publication number:** JP7235465**Publication date:** 1995-09-05**Inventor:** IHARA YOSHIKAZU; TANIMOTO SHINICHI; INOUE YASUNORI; YONEDA KIYOSHI**Applicant:** SANYO ELECTRIC CO**Classification:****- international:** H01L21/027; H01L21/3205; H01L21/02; (IPC1-7): H01L21/027; H01L21/3205**- european:****Application number:** JP19940022868 19940221**Priority number(s):** JP19940022868 19940221

Report a data error here

Abstract of JP7235465

PURPOSE: To realize a wiring layer in which the reliability can be enhanced by enhancing the EM resistance and SM resistance without sacrifice in the accuracy of photolithography process thereby decreasing the wiring resistance. **CONSTITUTION:** Silicon oxide 2 is deposited by 200nm on a single crystal silicon substrate 1 by CVD. An alloy layer of Al-1wt.% Si-0.5wt.% Cu is deposited by 500nm on the silicon oxide 2 by magnetron sputtering. An Al-Ti alloy layer 4 of 20nm is formed, as an antireflection film, on the alloy layer 3 by magnetron sputtering (sputter target; Al-30wt.% Ti alloy, sputtering gas; Ar, high frequency power; 4.8W, substrate temperature; 150 deg.C). The layers 3, 4 are then patterned to form a wiring layer 5.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-235465

(43)公開日 平成7年(1995)9月5日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/027				
21/3205		7352-4M	H 0 1 L 21/ 30	5 7 4
			21/ 88	R
審査請求 未請求 請求項の数 8 O L (全 7 頁)				

(21)出願番号 特願平6-22868
 (22)出願日 平成6年(1994)2月21日

(71)出願人 000001889
 三洋電機株式会社
 大阪府守口市京阪本通2丁目5番5号
 (72)発明者 井原 良和
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内
 (72)発明者 谷本 伸一
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内
 (72)発明者 井上 恭典
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内
 (74)代理人 弁理士 恩田 博宣

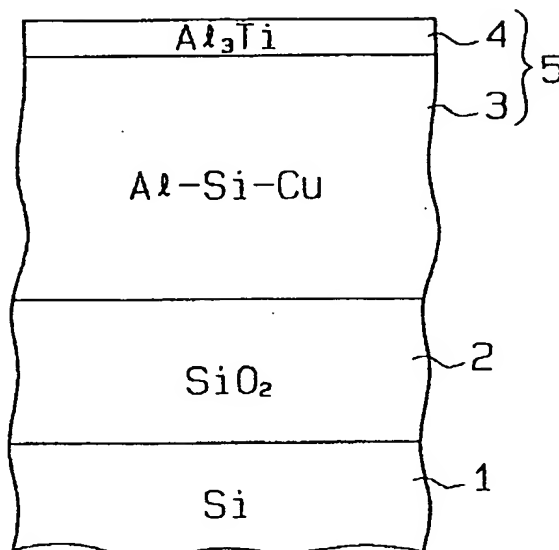
最終頁に続く

(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【目的】 フォトリソグラフィ工程の精度を低下させることなく、EM耐性およびSM耐性を向上させ配線抵抗を低減させて信頼性を高めることが可能な配線層を実現する。

【構成】 単結晶シリコン基板1の上には、CVD法により、膜厚；200nmのシリコン酸化膜2が形成されている。酸化膜2の上には、マグネトロンスパッタ法により、膜厚；500nmのアルミ・シリコン・銅 (Al-1重量% Si-0.5重量% Cu) 合金層3が堆積されている。合金層3の上には、マグネトロンスパッタ法 (スパッターゲット；アルミチタン合金 (Al-30重量% Ti)、スパッタガス；Ar、高周波電力；4.8kW、基板温度；150°C) により、反射防止膜として膜厚；20nmのアルミチタン (Al-Ti) 合金層4が形成されている。この各層3、4がパターンニングされて配線層5が形成される。



1

【特許請求の範囲】

【請求項1】 金属配線層(3)の表面に反射防止膜としてのアルミチタン合金層(4)を設けた積層構造を成す配線層(5)を備えた半導体装置。

【請求項2】 請求項1に記載の半導体装置において、前記アルミチタン合金層はAl₁Ti、AlTi₃、AlTiから成るグループから選択された1つの相を主成分とする半導体装置。

【請求項3】 請求項1または請求項2に記載の半導体装置において、前記アルミチタン合金層(4)の表面に 10 キャップ金属層(6)を設けた半導体装置。

【請求項4】 請求項3に記載の半導体装置において、前記キャップ金属層は窒化チタン等の反射防止効果の高い材料から成る半導体装置。

【請求項5】 金属配線層(3)を形成する工程と、アルミチタン合金をスパッタターゲットとして用いたスパッタ法により前記金属配線層(3)の表面にアルミチタン合金層(4)を形成する工程と、
前記金属配線層(3)とアルミチタン合金層(4)とを 20 バターニングして、積層構造を成す配線層(5)を形成する工程とを備えた請求項1または請求項2に記載の半導体装置の製造方法。

【請求項6】 金属配線層(3)を形成する工程と、アルミ単体とチタン単体の2種類のスパッタターゲットを同時にスパッタして前記金属配線層(3)の表面にアルミチタン合金層(4)を形成する工程と、
前記金属配線層(3)とアルミチタン合金層(4)とを 30 バターニングして、積層構造を成す配線層(5)を形成する工程とを備えた請求項1または請求項2に記載の半導体装置の製造方法。

【請求項7】 金属配線層(3)を形成する工程と、アルミチタン合金をスパッタターゲットとして用いたスパッタ法により前記金属配線層(3)の表面にアルミチタン合金層(4)を形成する工程と、
前記アルミチタン合金層(4)の表面にキャップ金属層(6)を形成する工程と、
前記金属配線層(3)とアルミチタン合金層(4)および 40 キャップ金属層(6)をバターニングして、積層構造を成す配線層(5)を形成する工程とを備えたことを特徴とする請求項3に記載の半導体装置の製造方法。

【請求項8】 金属配線層(3)を形成する工程と、アルミ単体とチタン単体の2種類のスパッタターゲットを同時にスパッタして前記金属配線層(3)の表面にアルミチタン合金層(4)を形成する工程と、
前記アルミチタン合金層(4)の表面にキャップ金属層(6)を形成する工程と、
前記金属配線層(3)とアルミチタン合金層(4)および 50 キャップ金属層(6)をバターニングして、積層構造を成す配線層(5)を形成する工程とを備えたことを特徴とする請求項3に記載の半導体装置の製造方法。

2

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置およびその製造方法に係り、詳しくは、表面に反射防止膜を設けた積層構造を成す配線層の構造およびその製造方法に関するものである。

【0002】 近年、半導体装置の高集積化に伴い、配線幅についても0.5μm程度かそれ以下に微細化することが要求されている。配線の微細化により問題となる事柄には、①エレクトロマイグレーション(以下、EMと略す)耐性およびストレスマイグレーション(以下、SMと略す)耐性の劣化、②配線抵抗の増大、③配線層表面の反射(ハレーション)によるフォトリソグラフィ工程の精度低下、などがある。そこで、これらの問題を解決することが可能な配線層が望まれている。

【0003】

【従来の技術】 図5に、従来の配線層を用いた半導体装置の断面図を示す。単結晶シリコン基板100の上には、CVD法により、膜厚;200nmのシリコン酸化膜101が形成されている。酸化膜101の上には、マグネトロンスパッタ法により、膜厚;500nmのアルミ・シリコン・銅(Al-1重量%Si-0.5重量%Cu)合金層102が堆積されている。合金層102の上には、スパッタターゲットにチタン(Ti)を用い、スパッタガスにアルゴンと窒素との混合ガス(Ar/N₂)を用いた反応性スパッタ法により、反射防止膜として膜厚;20nmの窒化チタン(TiN)層103が形成されている。この反応性スパッタ法では、スパッタガス中の窒素がスパッタされたTiと共に合金層102上に堆積し、窒素とTiとが反応してTiN層103が形成される。この各層102、103がバターニングされて配線層104が形成される。

【0004】 TiN層103は一般にキャップ金属と呼ばれており、配線層104表面の反射を抑えてフォトリソグラフィ工程の精度を向上させるために設けられている。つまり、合金層102は反射率が高いため、TiN層103を設けないとすると、合金層102をバターニングする際に、合金層102表面の不要な反射によりレジストパターンの細りが生じやすく、パターンの寸法および形状の制御が難しい。そこで、反射率の低いTiN層103を合金層102の表面に堆積させることにより、合金層102表面の不要な反射を抑えるわけである。測定光の波長をフォトリソグラフィ工程の露光で用いられる365nmとした場合、TiN層103を設けることにより、設けない場合(すなわち、合金層102を直接バターニングする場合)と比較して、配線層104表面の反射率を30%程度に低減することができる。

【0005】

【発明が解決しようとする課題】 ところで、配線の微細化に伴い、配線層に対してもさらなる性能の向上が求め

られている。しかし、従来の配線層104では、EM耐性、SM耐性、配線抵抗などの諸性能が現在要求される水準を十分に満足することができなくなっており、これらの性能をより高めることが要求されている。

【0006】本発明は上記要求を満足するためになされたものであって、その目的は、フォトリソグラフィ工程の精度を低下させることなく、EM耐性およびSM耐性を向上させ配線抵抗を減少させることで信頼性を高めることが可能な配線層を備えた半導体装置を提供することにある。また、本発明の別の目的は、そのような半導体装置を容易に製造することが可能な製造方法を提供することにある。

【0007】

【課題を解決するための手段】請求項1に記載の発明は、金属配線層の表面に反射防止膜としてのアルミチタン合金層を設けた積層構造を成す配線層を備えたことをその要旨とする。

【0008】請求項2に記載の発明は、請求項1に記載の半導体装置において、前記アルミチタン合金層はAl₁Ti₁、Al₁Ti₂、Al₁Ti₃から成るグループから選択された1つの相を主成分とすることをその要旨とする。

【0009】請求項3に記載の発明は、請求項1または請求項2に記載の半導体装置において、前記アルミチタン合金層の表面にキャップメタル層を設けたことをその要旨とする。

【0010】請求項4に記載の発明は、請求項3に記載の半導体装置において、前記キャップメタル層は窒化チタン等の反射防止効果の高い材料から成ることをその要旨とする。

【0011】請求項5に記載の発明は、請求項1または請求項2に記載の半導体装置の製造方法において、金属配線層を形成する工程と、アルミチタン合金をスパッタターゲットとして用いたスパッタ法により前記金属配線層の表面にアルミチタン合金層を形成する工程と、前記金属配線層とアルミチタン合金層とをパターニングして積層構造を成す配線層を形成する工程とを備えたことをその要旨とする。

【0012】請求項6に記載の発明は、請求項1または請求項2に記載の半導体装置の製造方法において、金属配線層を形成する工程と、アルミ単体とチタン単体の2種類のスパッタターゲットを同時にスパッタして前記金属配線層の表面にアルミチタン合金層を形成する工程と、前記金属配線層とアルミチタン合金層とをパターニングして積層構造を成す配線層を形成する工程とを備えたことをその要旨とする。

【0013】請求項7に記載の発明は、請求項3に記載の半導体装置の製造方法において、金属配線層を形成する工程と、アルミチタン合金をスパッタターゲットとして用いたスパッタ法により前記金属配線層の表面にアル

ミチタン合金層を形成する工程と、前記アルミチタン合金層の表面にキャップメタル層を形成する工程と、前記金属配線層とアルミチタン合金層およびキャップメタル層をパターニングして積層構造を成す配線層を形成する工程とを備えたことをその要旨とする。

【0014】請求項8に記載の発明は、請求項3に記載の半導体装置の製造方法において、金属配線層を形成する工程と、アルミ単体とチタン単体の2種類のスパッタターゲットを同時にスパッタして前記金属配線層の表面にアルミチタン合金層を形成する工程と、前記アルミチタン合金層の表面にキャップメタル層を形成する工程と、前記金属配線層とアルミチタン合金層およびキャップメタル層をパターニングして積層構造を成す配線層を形成する工程とを備えたことをその要旨とする。

【0015】

【作用】請求項1に記載の発明において、アルミチタン合金層の反射率は十分に低いため反射防止膜として有効であり、フォトリソグラフィ工程の精度を低下させることはない。また、アルミチタン合金層を設けることにより、配線層のEM耐性およびSM耐性を向上させた上で配線抵抗を減少させることができる。その結果、配線の信頼性を高めることができる。

【0016】請求項2に記載の発明において、Al₁Ti₁はAl-Ti系合金の安定相のなかで最もAlを多く含み且つ最も比抵抗が小さい。そのため、金属配線層としてアルミ合金を用いた場合、金属配線層とアルミチタン合金層との反応は最小限に抑えられ、当該反応によって金属配線層の配線抵抗が増加することはない。また、Al₁Ti₁はアルミ合金とほぼ同一の条件にてドライエッチングが可能なため、製造における制御性が良好で再現性および信頼性が高く、工業化にあたっては極めて有利である。Al₁Ti₂、Al₁Ti₃はAl₁Ti₁に次いで有利である。

【0017】請求項3に記載の発明によれば、アルミチタン合金層とキャップメタル層との相乗作用により、アルミチタン合金層を設けたことによる効果をさらに高めることができる。

【0018】請求項4に記載の発明によれば、窒化チタンの反射率はアルミチタン合金層よりもさらに低いため、請求項1または請求項2に記載の発明の効果に加えて、フォトリソグラフィ工程の精度をさらに高めることができる。また、窒化チタン以外の反射防止効果の高い材料を用いても、同様の効果がある。

【0019】請求項5または請求項6に記載の発明によれば、一般的で簡単な製造方法により、請求項1または請求項2に記載の半導体装置を容易に製造することができる。特に、スパッタターゲットとして用いるアルミチタン合金の組成を適宜に設定することにより、請求項2に記載の相を主成分とするアルミチタン合金層を形成することができる。

5

【0020】請求項7または請求項8に記載の発明によれば、一般的で簡単な製造方法により、請求項3に記載の半導体装置を容易に製造することができる。ところで、特開平4-17338号公報（IPC:H01L 21/3205）には、アルミ・銅・チタン（Al-Cu-Ti）合金による金属配線層の下にアルミチタン（Al-Ti）合金層が形成された半導体装置が開示されている。同公報に述べられているSM耐性およびEM耐性の向上に関する作用および効果については本発明と同じである。しかし、同公報ではAl-Ti合金層をバリアメタルとして用いているだけであり、反射防止膜として用いることについては何ら触れられていない。従って、同公報に基づいて本発明を想到することは、たとえ当業者といえども困難であり、本発明の作用および効果について予測し得るものでもない。

【0021】また、特開平4-87336号公報（IPC:H01L 21/3205）には、アルミ・銅・ボロン（Al-Cu-B）合金またはアルミ・シリコン・銅・ボロン（Al-Si-Cu-B）合金による配線層の表面に、反射防止膜としてハフニウム（Hf）あるいはそのシリサイドまたは窒化物の上層膜を形成し、熱処理によりAl合金配線層と上層膜とを反応させた半導体装置について開示されている。しかし、同発明には以下のような問題点がある。①ハフニウムは本発明で用いたチタンに比べ極めて高価である（市価で100倍以上）。②Al合金配線層とハフニウムとを反応させるため、配線層にBを添加しなければならず、そのBによりAl合金配線層の特性が劣化する。それに対して、本発明の金属配線層には特別な物質を添加する必要がないため、金属配線層の特性が劣化することはない。従って、同公報の作用および効果は、本発明のそれに到底奏し得ないものである。

【0022】また、特開昭62-261154号公報（IPC:H01L 21/88）には、アルミシリコン合金またはアルミに、シリコン以外のシリコンと同族の元素を少なくとも1種類以上添加した反射防止膜を備えた半導体装置について開示されている。しかし、同公報の実施例中にはシリコンと同族の元素として、スズ、炭素、ゲルマニウム、鉛といった4b族の元素があげられているだけであり、4a族の元素であるチタンについては何ら触れられていない。また、同公報では、シリコンと同族の元素を添加することが反射防止膜にどう有効に働くのか、その理由が明確に記載されていない。従って、同公報から本発明の作用および効果を想到することは、たとえ当業者といえども困難である。

【0023】

【実施例】以下、本発明を具体化した一実施例を図面に従って説明する。図1に、本実施例の配線層を用いた半導体装置の断面図を示す。

【0024】単結晶シリコン基板1の上には、CVD法により、膜厚；200nmのシリコン酸化膜2が形成され

6

ている。酸化膜2の上には、マグネトロンスパッタ法により、膜厚；500nmのアルミ・シリコン・銅（Al-1重量%Si-0.5重量%Cu）合金層3が堆積されている。合金層3の上には、図6に示すスパッタ装置を用いたマグネトロンスパッタ法（スパッタターゲット；アルミチタン合金（Al-25at%Ti）、スパッタガス；Ar、高周波電力；4.8kW、基板温度；150°C）により、反射防止膜として膜厚；20nmのアルミチタン（Al-Ti）合金層4が形成されている。この各層3、4がバタニングされて配線層5が形成される。

【0025】ここで、合金層3にSiが添加されているのは、熱処理の際にシリコン基板1中のSiが合金層3のAl中へ取り込まれるのを防止するためである。また、合金層3にCuが添加されているのは、EM耐性およびSM耐性を向上させるためである。

【0026】次に、測定結果を基に本実施例の作用および効果について説明する。

①X線回折により、上記条件によって形成されたAl-Ti合金層4はAl₃Ti相を主成分とし、その他のAl-Ti系合金はほとんど含まれていないことを確認した。この組成（Al₃Ti）は、Al-Ti系合金の安定相のなかで最もAlを多く含み且つ最も比抵抗が小さい。そのため、Al-Ti合金層4と下層の合金層3との反応は最小限に抑えられ、当該反応によって配線層5の配線抵抗が増加することはない。また、この組成は、合金層3とほぼ同一の条件にてドライエッチングが可能ため、製造における制御性が良好で再現性および信頼性が高く、工業化にあたっては極めて有利である。

②測定光の波長をフォトリソグラフィ工程の露光で用いられる365nmとして、配線層5表面の反射率を測定した。反射防止膜としてAl-Ti合金層4を設けることにより、設けない場合（すなわち、合金層3を直接バタニングする場合）と比較して、配線層5表面の反射率を40～50%程度に低減することができる。前記したように、図5に示す従来の配線層104では、反射防止膜としてTiN層103を設けることにより、配線層104表面の反射率を30%程度に低減することができる。つまり、本実施例では、図5に示す従来例よりも反射率が増大する。しかし、本実施例においても、配線層5表面の反射を実用上十分なまでに抑えることができ、フォトリソグラフィ工程の精度を低下させることはない。

③本実施例によれば、図5に示す従来例と比較して、EM耐性が飛躍的に向上することを確認した。図2に、配線幅；4μmの場合の本実施例（Al₃Ti）と従来例（TiN）のEM耐性を示す。本実施例のEM耐性は従来例よりも1桁程度増加している。また、配線幅；1μm以下の場合には、配線幅；4μmの場合と比較してEM耐性が数倍大きくなることも確認し

た。これは、配線の微細化とともに配線内のパンプー粒界の割合が増加し、粒界拡散によるAl原子の移動が減少するためであると考えられる。図3に、反射防止膜の膜厚とEM耐性の関係を示す。本実施例および図5に示す従来例ではそれぞれの反射防止膜(Al-Ti合金層4、TiN層103)の膜厚が20nmであったが、これを変化させてみた。その結果、Al、Tiでは膜厚とEM耐性が比例関係にある。一方、TiNでは膜厚によらずEM耐性の増加は僅かである。本実施例では、図5に示す従来例と比較して、EM耐性を約4倍に高めることができる。ここで、Al、Tiの膜厚は厚くなるほどEM耐性が向上するが、20nm以上あればTiNに対する優位性は顕著なものとなる。また、Al、Tiの膜厚が厚すぎると配線層5の膜厚が厚くなり過ぎて後の工程におけるステップカバレッジが悪化するため、200nm以下であることが望ましい。従って、Al-Ti合金層4の膜厚としては10~200nmが一般的であり、好ましくは20~100nmである。この範囲より薄くなると反射防止効果およびEM耐性が低下するという傾向があり、厚くなると配線層5の膜厚が厚くなり過ぎて後の工程におけるステップカバレッジが悪化するという傾向がある。

【0029】④本実施例によれば、図5に示す従来例と比較して、SM耐性が向上することを確認した。

⑤本実施例によれば、図5に示す従来例と比較して、配線抵抗が減少することを確認した。TiNの比抵抗は100~120 $\mu\Omega\cdot\text{cm}$ であるのに対し、Al、Ti合金の比抵抗は30~40 $\mu\Omega\cdot\text{cm}$ である。そのため、Al-Ti合金層4はTiN層103と比較して抵抗を1/3に低減することができる。従って、本実施例によれば、EMやSMにより合金層3が欠損した場合でも、その欠損部分はAl-Ti合金層4によって低抵抗でバイパスされ、配線層5の電氣的接続を保つことができる。すなわち、Al-Ti合金層4は配線層5の低抵抗バイパスとして用いることができる。それに対して、TiN層103は抵抗値が高いため、配線層104のバイパスとしての作用は期待できない。

【0030】このように、本実施例によれば、図5に示す従来例と比べ、反射防止膜としての能力は同等に保ったままで、EM耐性およびSM耐性を向上させ配線抵抗を減少させて配線層の信頼性を高めることができる。

【0031】尚、本発明は上記実施例に限定されるものではなく、以下のように実施してもよい。

(1) Al-Ti合金層4の組成を、Al、Ti相以外のAl-Ti系合金を主成分とするものに変える(例えば、AlTi相やAlTi₂相など)。この場合にも上記実施例と同様に配線層5の信頼性を高めることができる。

【0032】(2) 合金層3の組成を、低抵抗(望ましくは、比抵抗が3 $\mu\Omega\cdot\text{cm}$ 以下)で形成が容易なものに変

える(例えば、Al単体、Al-0.1~3重量%SiなどのAlシリコン合金、Al-0.1~0.5重量%Cu合金などのAl合金、Cu、金(Au)、銀(Ag)、その他の高融点金属の単体やシリサイドまたは合金、等)。この場合にも上記実施例と同様に配線層5の信頼性を高めることができる。

【0033】(3) 配線層5の下層にバリアメタル層を設ける(例えば、Ti、TiN、窒酸化チタン(TiO₂N)、W、チタニウムステン(TiW)、モリブデンシリサイド(MoSi)、等)。また、合金層3に添加されたSiが、固相エピタキシャル成長によりコンタクト部において析出することによるコンタクト抵抗の増大を防止することができる。加えて、SM耐性をより向上させることができる。

【0034】(4) Al-Ti合金層4を形成するためのマグネトロンスパッタ法において、スパッタターゲットとしてアルミチタン合金を用いるのではなく、同一チャンパー内にアルミ単体によるターゲットとチタン単体によるターゲットとを並べて配置し、スパッタを行う。例えば、図6に示すスパッタ装置において、ターゲットを2重のドーナツ状(大きいドーナツの穴に小さいドーナツ(または円板)を嵌合させた状態)とし、一方のドーナツをTi、他方のドーナツ(または円板)をAlとしてスパッタを行う。この場合も上記実施例と同様の効果を得ることができる。

【0035】(5) Al-Ti合金層4の下層に別の材料によるキャップメタルを付加する(例えば、上記(3)に列記したのと同じ材料)。この場合には、Al-Ti合金層4と付加したキャップメタルとの相乗作用により、上記効果をさらに高めることができる。

【0036】(6) Al-Ti合金層4の上層に別の材料によるキャップメタルを付加する(例えば、上記(3)に列記したのと同じ材料)。この場合には、Al-Ti合金層4と付加したキャップメタルとの相乗作用により、上記効果をさらに高めることができる。

【0037】例えば、図4に示すように、Al-Ti合金層4の上層にTiN層6によるキャップメタルを付加し、各層3、4、6によって配線層6を形成する。TiN層6の形成方法および膜厚は、図5に示す従来例のTiN層103と同様である。この場合、Al-Ti合金層4を設けたことによるEM耐性およびSM耐性の向上効果と配線抵抗の低減効果については、上記実施例と同様である。それに加えて、配線層6表面の反射率はTiN層6によって規定されるため、その反射率は上記実施例よりさらに低減され、図5に示す従来例と同じになる。

【0038】ところで、この明細書において金属配線層とはアルミ・シリコン・銅合金層としたが、上記(2)に例示したように、EM耐性、SM耐性、配線抵抗が所望のレベルに達する金属材料であればその材質については

特に規定されるものではない。また、キャップメタルについても、上記(3)に例示したように、反射防止効果が所望のレベルに達する材料であればその材質については特に規定されるものではない。

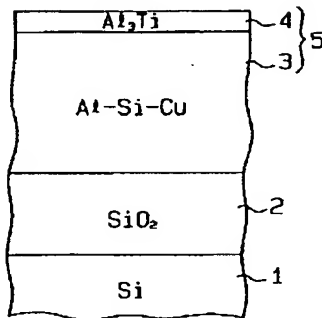
【0039】

【発明の効果】以上詳述したように本発明によれば、フォトリソグラフィ工程の精度を低下させることなく、EM耐性およびSM耐性を向上させ配線抵抗を減少させることで信頼性を高めることが可能な配線層を備えた半導体装置を提供することができる。また、そのような半導体装置を容易に製造することが可能な製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明を具体化した一実施例の断面図である。

【図1】



【図2】一実施例の作用および効果を説明するための特性図である。

【図3】一実施例の作用および効果を説明するための特性図である。

【図4】本発明を具体化した別の実施例の断面図である。

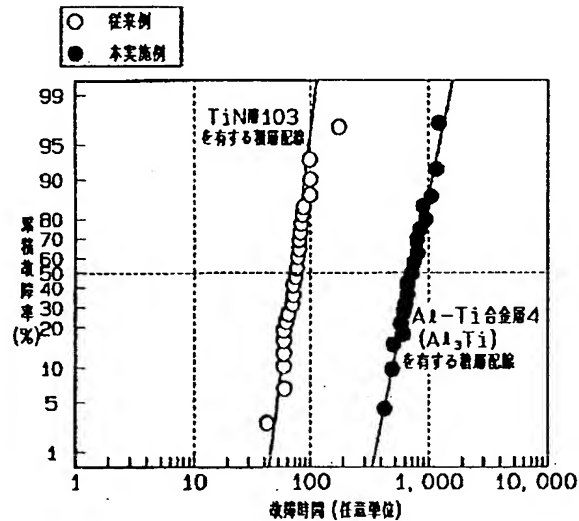
【図5】従来例の断面図である。

【図6】スパッタ装置の概略図である。

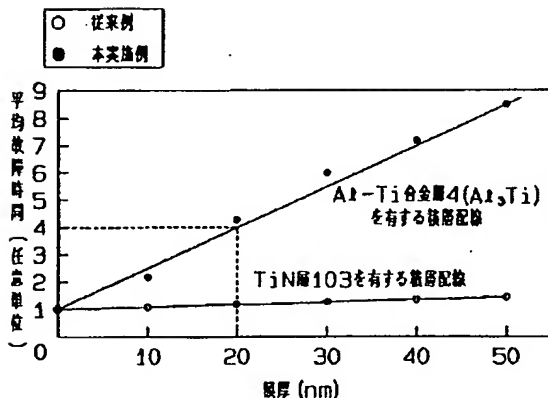
【符号の説明】

- 3 金属配線層としてのアルミ・シリコン・銅合金層
- 4 アルミチタン合金層
- 5 配線層
- 6 キャップメタル層としての窒化チタン層

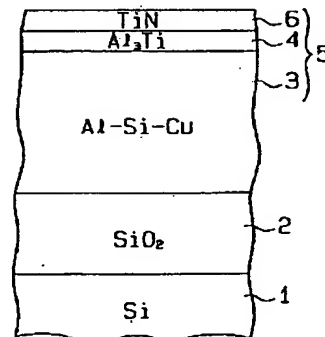
【図2】



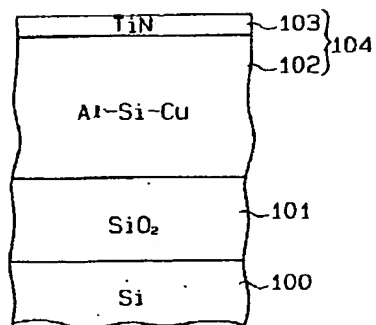
【図3】



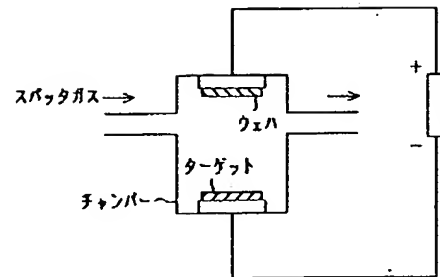
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 米田 清
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内